

[Claim 1] A mixed circuit substrate comprising: a flexible printed board (5) in which a wiring pattern (52) formed from a copper layer is formed on a base film (51); and a circuit substrate (6) in which a wiring pattern (63) formed from a conductive film thinner than the copper layer is formed on a substrate (61) made of glass or the like, and the wiring pattern (63) is covered with a protective film (65) except for an opening portion (64), wherein the flexible printed board (5) is bonded to the circuit substrate (6) with an anisotropic conductive adhesive (7) interposed therebetween, and the wiring pattern (52) and the wiring pattern (63) facing each other are connected to each other through the opening portion (64).

[Claim 2] The mixed circuit substrate as claimed in Claim 1, wherein the protective film (65) covering the wiring pattern (63) on the circuit substrate (6) is replaced with a protective film (55) covering the wiring pattern (52) formed on the flexible printed board (5) except for an opening portion (54).

464

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-5487

(43) 公開日 平成7年(1995)1月10日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/1345	8707-2K		
1/13	1 0 1	9315-2K		
1/133	5 0 0	9315-2K		

審査請求 未請求 請求項の数4 O.L (全6頁)

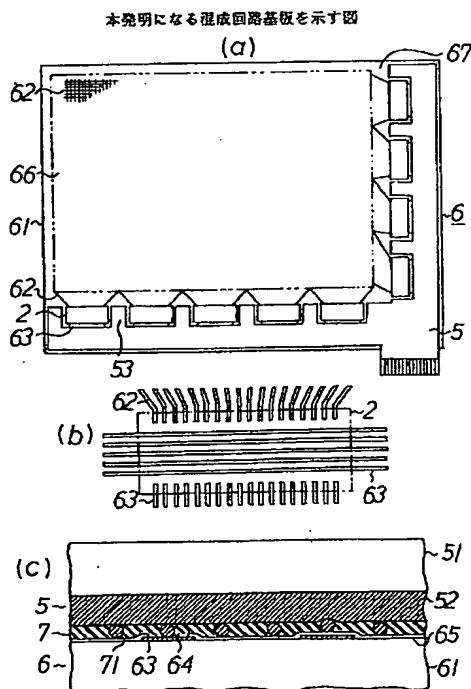
(21) 出願番号 特願平5-146615	(71) 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
(22) 出願日 平成5年(1993)6月18日	(72) 発明者 丸山 嘉昭 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
	(74) 代理人 弁理士 井桁 貞一

(54) 【発明の名称】 混成回路基板

(57) 【要約】

【目的】 駆動用のICチップをガラス基板に直接搭載するチップオングラス方式の液晶表示パネルの製造方法に関し、厚さの異なる複数の配線パターンを有し装置の組立や試験の簡略化が可能な混成回路基板の提供を目的とする。

【構成】 ベースフィルム51上に銅層からなる配線パターン52が形成されたフレキシブルプリント板5と、ガラス等からなる基板61上に銅層より薄い導体膜からなる配線パターン63が形成され、開口部64を除いて配線パターン63が保護膜65によって被覆されてなる回路基板6を有し、間に介在させた異方導電性接着樹脂7を介して回路基板6にフレキシブルプリント板5を接合すると共に、開口部64を通し対向する配線パターン52と配線パターン63を接続してなるように構成する。



【特許請求の範囲】

【請求項 1】 ベースフィルム(51)上に銅層からなる配線パターン(52)が形成されたフレキシブルプリント板(5)と、ガラス等からなる基板(61)上に該銅層より薄い導体膜からなる配線パターン(63)が形成され、開口部(64)を除いて該配線パターン(63)が保護膜(65)によって被覆されてなる回路基板(6)を有し、間に介在させた異方導電性接着樹脂(7)を介して該回路基板(6)に該フレキシブルプリント板(5)を接合すると共に、該開口部(64)を通し対向する該配線パターン(52)と該配線パターン(63)を接続してなることを特徴とする混成回路基板。

【請求項 2】 フレキシブルプリント板(5)に形成された配線パターン(52)が開口部(54)を除いて被覆される保護膜(55)を、回路基板(6)上の配線パターン(63)が被覆される保護膜(65)に代えて具えてなる請求項 1 記載の混成回路基板。

【請求項 3】 ベースフィルム(51)上に銅層からなる配線パターン(52)が形成されたフレキシブルプリント板(5)と、ガラス等からなる基板(61)上に該銅層より薄い導体膜からなる配線パターン(63)が形成され、開口部(64)を除いて該配線パターン(63)が保護膜(65)によって被覆されてなる回路基板(6)を有し、

該回路基板(6)と該フレキシブルプリント板(5)の間に熱硬化性の異方導電性接着樹脂(7)を挿装し、該回路基板(6)に該ベースフィルム(51)上に形成された該配線パターン(52)を接合すると共に、該回路基板(6)上の該配線パターン(63)と該ベースフィルム(51)上の該配線パターン(52)を接続した後、該配線パターン(52)から該ベースフィルム(51)を除去してなることを特徴とする混成回路基板。

【請求項 4】 回路基板(6)に接合するフレキシブルプリント板(5)が銅層からなる複数の配線パターン(52)と、該配線パターン(52)間に介在させた少なくとも 1 層のベースフィルム(51)からなる請求項 1、2 記載の混成回路基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は駆動用の IC チップをガラス基板に直接搭載するチップオングラス方式の液晶表示パネルの製造方法に係り、特に IC チップを搭載する額縁部の配線パターンが極く薄い導体と厚い銅層とで構成されてなる混成回路基板に関する。

【0002】 液晶表示パネルは入力信号に基づいて表示面内の各画素を駆動する数多くの配線パターンがガラス基板上に形成され、膜厚が 1 μm 以下の極く薄い導体からなる配線パターンは先端がそれぞれ駆動用 IC チップの出力側に接続されている。

【0003】 従来の液晶表示パネルでは駆動用 IC チップが搭載されたフレキシブルプリント板をガラス基板に

実装していたが、ガラス基板上に IC チップを直接搭載することで前記配線パターンと IC チップの接続に要する時間が大幅に短縮される。

【0004】かかる観点から近年、ガラス基板に IC チップを実装するチップオングラス方式の液晶表示パネルが着目されている。しかし、極く薄い導体からなるガラス基板上の配線パターンは抵抗が大きいため電源や接地回路等には利用できない。

【0005】そこで厚さの異なる複数の配線パターンを同一ガラス基板上に容易に形成できる混成回路基板の開発が要望されている。

【0006】

【従来の技術】 図 5 は従来の液晶表示パネルの主要部を示す平面図である。図において従来のチップオングラス方式の液晶表示パネルはガラス基板 1 が表示領域 11 と額縁部 12 に区分されており、入力信号に基づいて表示面内の各画素を駆動する IC チップ 2 がガラス基板 1 の縁に沿って額縁部 12 に搭載されている。

【0007】 例えば、TFT 液晶表示パネルは表示領域 11 に形成された膜厚 1 μm 以下のアルミ膜等からなる配線パターン 13 を有し、額縁部 12 まで延長されてなる配線パターン 13 の先端に IC チップ 2 の出力側を接続するための電極が形成されている。

【0008】 また、額縁部 12 はガラス基板 1 の縁に沿って配設されガラス基板 1 の縁と直交する複数の配線パターン 14 を具えており、配線パターン 13 と同時に形成された配線パターン 14 の先端に IC チップ 2 の入力側を接続する電極が形成されている。

【0009】 液晶表示パネルにおいて表示面内の各画素を駆動する複数の IC チップ 2 は入力側が導体によって並列に接続され、並列に接続した導体を介してそれぞれの IC チップ 2 に電流を供給すると共に画素を駆動する各種制御信号が入力される。

【0010】 しかし、配線パターン 13 や導体パターン 14 は膜厚が 1 μm 以下のアルミ膜等で形成されているため導体抵抗が大きく、IC チップ 2 に電流を供給する電源や接地回路等を配線パターン 13 と同じ導体で形成すると動作しなくなる場合がある。

【0011】 そこで、図示の如く銅層で配線パターンが形成されたフレキシブルプリント板 3 を入力側の導体パターン 14 に接続し、導体抵抗が遙かに小さい 35 μm 程度の銅層からなる配線パターンにより入力側の導体パターン 14 を並列に接続している。

【0012】 入力側の導体パターン 14 に接続されたフレキシブルプリント板 3 は通常ガラス基板 1 の周縁部からはみ出しており、例えば、化粧パネル等に組み込む際は折り曲げて額縁部 12 の裏側等に収容することによって装置の小型化を図っている。

【0013】

【発明が解決しようとする課題】 しかし、従来の液晶表

示パネルは I C チップの入力側に接続する回路と出力側に接続する回路が別の基板に形成され、組立工程においてガラス基板にフレキシブルプリント板が実装されるまで接続部を含む基板の総合的な検査ができない。

【0014】また、組立が完了した表示領域の点灯試験時にガラス基板上の所定の位置に駆動用 I C チップを仮に搭載すると共に、I C チップの入力側に電流を供給する電源や接地回路、信号入力回路等を接続しなければならないという問題があった。

【0015】本発明の目的は厚さの異なる複数の配線パターンを有し装置の組立や試験の簡略化が可能な混成回路基板を提供することにある。 10

【0016】

【課題を解決するための手段】図 1 は本発明になる混成回路基板を示す図である。なお全図を通じ同じ対象物は同一記号で表している。

【0017】上記課題はベースフィルム 51 上に銅層からなる配線パターン 52 が形成されたフレキシブルプリント板 5 と、ガラス等からなる基板 61 上に該銅層より薄い導体膜からなる配線パターン 63 が形成され、開口部 64 を除いて配線パターン 63 が保護膜 65 によって被覆されてなる回路基板 6 を有し、間に介在させた異方導電性接着樹脂 7 を介して回路基板 6 にフレキシブルプリント板 5 を接合すると共に、開口部 64 を通し対向する配線パターン 52 と配線パターン 63 を接続してなる本発明の混成回路基板によって達成される。 20

【0018】

【作用】図 1 において可撓性を有するベースフィルム上に銅層からなる配線パターンが形成されたフレキシブルプリント板と、膜厚が数 μm 以下の導体膜でガラス基板上に形成された配線パターンが開口部を除き保護膜で被覆された回路基板を有し、間に介在させた異方導電性接着樹脂を介してフレキシブルプリント板を回路基板に接合する本発明の混成回路基板は、開口部を通して対向する厚さの異なる導体からなる複数の配線パターンを異方導電性接着樹脂を介して容易に接続できる。 30

【0019】即ち、厚さの異なる複数の配線パターンを有し装置の組立や試験の簡略化が可能な混成回路基板を実現することができる。

【0020】

【実施例】以下添付図により本発明の実施例について説明する。なお図 2 は本発明になる混成回路基板の他の実施例を示す図、図 3 は本発明になる混成回路基板の更に他の実施例を示す図、図 4 は本発明になる混成回路基板の変形例を示す図である。

【0021】本発明になる液晶表示パネル用の混成回路基板は図 1 (a) に示す如くフレキシブルプリント板 5 と回路基板 6 からなり、従来のガラス基板に相当する回路基板 6 は表示領域 66 と額縁部 67 に区分されたガラス等からなる基板 61 を具えている。 40

【0022】例えば、TFT 液晶表示パネルは表示領域 66 に形成された膜厚 1 μm 以下のアルミ膜等からなる配線パターン 62 を有し、額縁部 67 まで延長されてなる配線パターン 62 の先端に I C チップ 2 の出力側を接続するための電極が形成されている。

【0023】また、額縁部 67 には基板 61 の縁に沿って配列された従来の導体パターン 14 に相当する配線パターン 63 が形成されており、配線パターン 62 と同時に形成された配線パターン 63 の先端に I C チップ 2 の入力側を接続する電極が形成されている。 50

【0024】なお、従来の導体パターン 14 は全てガラス基板の縁と直角に引き出されフレキシブルプリント板に接続されているが、I C チップ 2 の入力側を並列に接続する配線パターンの中に導体抵抗が高くても動作に支障のない回路が含まれている。

【0025】そこで回路基板 6 は図 1 (b) に示す如く I C チップ 2 を接続する電極の間や I C チップ 2 を搭載する領域の間にも、I C チップ 2 の入力側に接続される高抵抗でも支障のない配線パターン 63 が他の配線パターン 63 と一緒に形成されている。

【0026】かかる回路基板 6 の額縁部 67 には I C チップ 2 を搭載する領域を除いてフレキシブルプリント板 5 が接合されており、図示省略されたフレキシブルプリント板 5 上の配線パターンは回路基板 6 の配線パターン 63 と電気的に接続されている。

【0027】図示省略されたフレキシブルプリント板 5 上の配線パターンは I C チップ 2 の間に接合される舌状部 53 にも形成され、回路基板 6 の I C チップ 2 を搭載する電極間等に形成された配線パターン 63 は舌状部 53 上の配線パターンで中継される。

【0028】回路基板 6 は図 1 (c) に示す如く基板 61 上に形成された配線パターン 63 が開口部 64 を除いて保護膜 65 で被覆されており、間に異方導電性接着樹脂 7 を挟んで熱と圧力を印加することでフレキシブルプリント板 5 が回路基板 6 に接合される。

【0029】フレキシブルプリント板 5 は可撓性のベースフィルム 51 上に 35 μm の銅箔からなる配線パターン 52 が形成されており、回路基板 6 に接合することによって導電性粒子 71 が開口部 64 内に侵入し配線パターン 52 と配線パターン 63 が接続される。

【0030】I C チップ 2 の入力側を並列に接続する配線パターンを全て銅層によってフレキシブルプリント板上に形成すると、フレキシブルプリント板の大きさは従来のフレキシブルプリント板と同等になり混成回路基板を大型化させる要因になる。

【0031】しかし、高抵抗でも支障のない配線パターンの一部を回路基板 6 の I C チップ 2 を搭載する電極間等に形成すると共に、舌状部 53 に形成された配線パターンで中継することによりフレキシブルプリント板の外形を小型化することができる。

【0032】このように可撓性を有するベースフィルム上に銅層からなる配線パターンが形成されたフレキシブルプリント板と、膜厚が数 μm 以下の導体膜でガラス基板上に形成された配線パターンが開口部を除き保護膜で被覆された回路基板を有し、間に介在させた異方導電性接着樹脂を介してフレキシブルプリント板を回路基板に接合する本発明の混成回路基板は、開口部を通し対向する厚さの異なる導体からなる複数の配線パターンを異方導電性接着樹脂を介して容易に接続できる。

【0033】即ち、厚さの異なる複数の配線パターンを有し装置の組立や試験の簡略化が可能な混成回路基板を実現することができる。前記実施例は図1(c)に示す如く基板61上の配線パターン63が開口部64を除いて保護膜65によって被覆されているが、図2に示す如くフレキシブルプリント板5に形成された配線パターン52を開口部54を除いて保護膜55で被覆してもよい。

【0034】なお、図において開口部54に形成されためっき層56は導電性粒子71による配線パターン間の接続を確実にするもので、配線パターン52を被覆する保護膜55の厚さが導電性粒子71の粒径に比べ極めて薄く段差が小さい場合は省略してもよい。

【0035】また、本発明の更に他の実施例は図3に示す如く基板61上に数 μm 以下の導体膜からなる配線パターン63が形成され、他の配線パターンを接続する開口部64を除いて配線パターン63が保護膜65によって被覆された回路基板6を具えている。

【0036】一方、フレキシブルプリント板5は銅箔からなる配線パターン52が熱可塑性の接着剤57でベースフィルム51に接合され、間に熱硬化性の異方導電性接着樹脂7を挟んで熱と圧力を印加することで配線パターン52は回路基板6に接合される。

【0037】接続領域に開口部64が設けられた回路基板6と配線パターン52を異方導電性接着樹脂7を介して接合することによって、異方導電性接着樹脂7を構成する導電性粒子71が開口部64内に侵入し配線パターン52と配線パターン63が接続される。

【0038】前記実施例と異なりベースフィルム51は配線パターン52を回路基板6に接合した後加熱することにより除去されるが、配線パターン52をベースフィルム51に接合している熱可塑性の接着剤57は150°C程度で加熱することによって軟化する。

【0039】それに対し配線パターン52接合用の異方導電性接着樹脂7の硬化温度は接着剤57の軟化温度より高い190°C程度であり、ベースフィルム51を除去する際に印加される熱により回路基板6に接合された配線パターン52が剥離することはない。

【0040】このように異方導電性接着樹脂7を介して回路基板6に配線パターン52を接合した後ベースフィルム51を除去すると、配線パターン52が露出し完成した混成回路基板の検査時等に検査用のプローブを任意の位置

に接触させることができる。

【0041】本発明の変形例は異方導電性接着樹脂7を介して回路基板6に接合されるフレキシブルプリント板5が多層化され、図4(a)に示す如くICチップ2を制御するCPUやメモリ等からなるICチップ8の回路基板6への搭載を可能にする。

【0042】即ち、図4(b)に示す如く回路基板6に接合されるフレキシブルプリント板5は複数の配線パターン52を具えており、挿装してなるベースフィルム51で絶縁された銅層からなる複数の配線パターン52はスルーホールを介し直接接続される。

【0043】異方導電性接着樹脂7を介して配線パターン63に接続する配線パターン52がフレキシブルプリント板5の最下層に、またCPUやメモリ等のICチップ8を搭載する配線パターン52がフレキシブルプリント板5の最上層に形成されている。

【0044】現在のチップオングラス方式の液晶表示パネルでは表示面内の各画素を駆動するICチップがガラス基板に搭載され、駆動用ICチップを制御するCPUやメモリ等のICを搭載した別の回路基板との間はケーブルを介し接続されている。

【0045】かかる液晶表示パネルにおいて駆動用ICチップを制御するCPUやメモリ等のICをガラス基板に搭載することで、液晶表示パネルの構成が簡略化されて組立が容易になり組立工程の中間や組立完了後の試験を容易にすることができる。

【0046】

【発明の効果】 上述の如く本発明によれば厚さの異なる複数の配線パターンを有し装置の組立や試験の簡略化が可能な混成回路基板を提供することができる。

【図面の簡単な説明】

【図1】 本発明になる混成回路基板を示す図である。

【図2】 本発明になる混成回路基板の他の実施例を示す図である。

【図3】 本発明になる混成回路基板の更に他の実施例を示す図である。

【図4】 本発明になる混成回路基板の変形例を示す図である。

【図5】 従来の液晶表示パネルの主要部を示す平面図である。

【符号の説明】

2 ICチップ	5 フレキシブルプリント板
6 回路基板	7 異方導電性接着樹脂
8 ICチップ	51 ベースフィルム
52 配線パターン	53 舌状部
54 開口部	55 保護膜
56 めっき層	57 接着剤
50 61 基板	62、63 配線パター

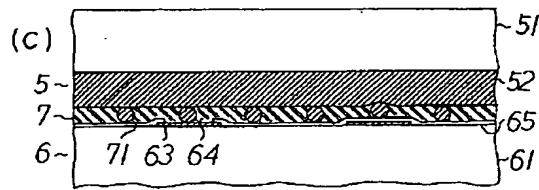
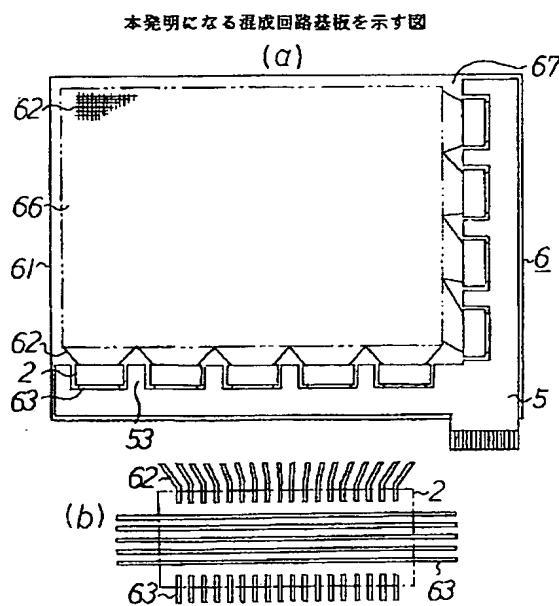
ン
64 開口部

65 保護膜

66 表示領域
71 導電性粒子

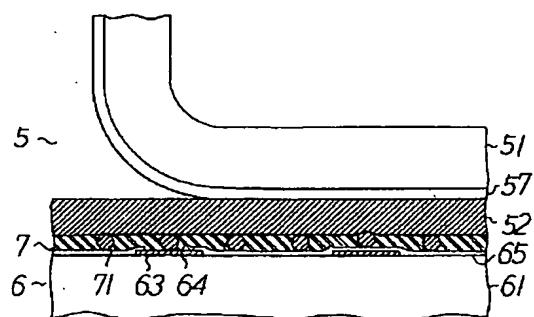
67 額縁部

【図 1】

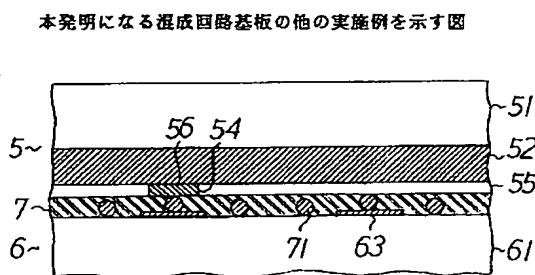


【図 3】

本発明になる混成回路基板の更に他の実施例を示す図

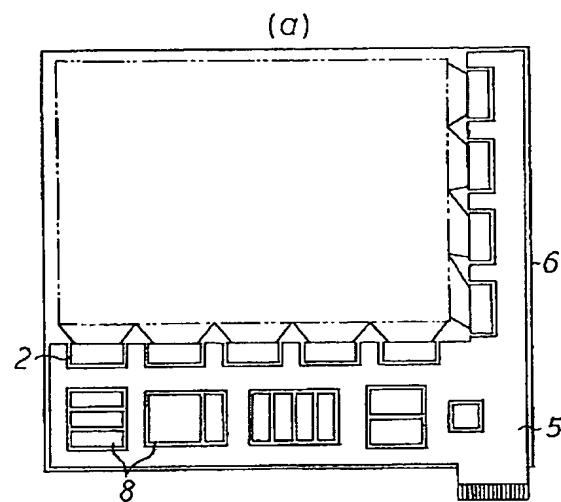


【図 2】

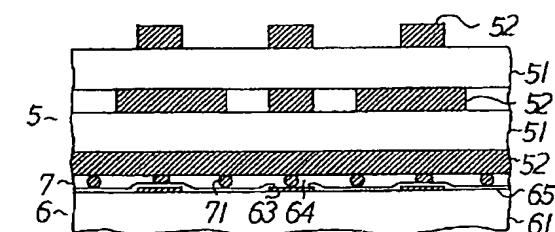


【図 4】

本発明になる混成回路基板の変形例を示す図



【図 4】



【図5】

従来の液晶表示パネルの主要部を示す平面図

